

ADAMS & WILKS
ATTORNEYS AND COUNSELORS AT LAW
50 BROADWAY
31st FLOOR
NEW YORK, NEW YORK 10004

BRUCE L. ADAMS
VAN C. WILKS•

JOHN R. BENEFIEL•
PAUL R. HOFFMAN
TAKESHI NISHIDA
FRANCO S. DE LIGUORI•

• NOT ADMITTED IN NEW YORK
• REGISTERED PATENT AGENT

BY EXPRESS MAIL ON
JUNE 29, 2000
(EI 994 316 023 US)

RIGGS T. STEWART
(1924-1993)

TELEPHONE
(212) 809-3700

FACSIMILE
(212) 809-3704



Box PATENT APPLICATION
ASSISTANT COMMISSIONER FOR PATENTS
Washington, DC 20231

RECORD OF TRANSMITTAL

INVENTOR(s): (1) Hiroyuki FUJITA
(2) Katsuki MATSUSHITA

TITLE: DISPLAY DEVICE

DOCKET NO: S004-4040

S I R:

Kindly find enclosed herewith for filing the documents checked below. Any fees or charges not covered by the accompanying check should be charged to our Deposit Account No. 01-0268.

APPLICABLE ITEMS CHECKED:

XX PATENT APPLICATION (pages 1-12 of specification, 7 claim(s) (page(s) 10-11, abstract ~~and declaration and power of attorney~~)
____ DESIGN APPLICATION (specification, claim, declaration and power of attorney and photograph(s))
XX FORMAL DRAWINGS (4 sheets) (NI 8.5x11)
____ INFORMAL DRAWINGS (____ sheets)
____ RECORDATION FORM COVER SHEET and ASSIGNMENT (to be recorded and returned to the undersigned)

XX PRIORITY CLAIM - applicant(s) claim the benefit of priority of the following application(s):

Japanese Patent Appln. No. 11-188516
filed July 2, 1999 and
Japanese Patent Appln. No. 2000-196544
filed June 29, 2000.

XX PRIORITY DOCUMENT(s)

 Enclosed XX Not Enclosed

 VERIFIED STATEMENT TO ESTABLISH SMALL ENTITY STATUS

XX EXPRESS MAIL CERTIFICATION

 OTHER -

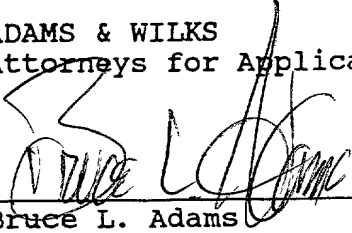
XX FEE

A check is enclosed for the following official fees:

	Large Entity	Small Entity
<u>XX</u> Basic Filing Fee	\$ 690.00	\$
<u> 0 </u> Independent Claims in Excess of 3	\$	\$
<u> 0 </u> Total Claims in Excess of 20	\$	\$
<u> </u> Multiple Claim Fee	\$	\$
<u> </u> Assignment Recordal Fee	\$	\$
TOTAL	\$ 690.00	\$

Respectfully submitted,

ADAMS & WILKS
Attorneys for Applicant(s)

By: 
Bruce L. Adams
Reg. No. 25,386

50 Broadway
31st Floor
New York, NY 10004
(212) 809-3700

/dr

07-03-00

A



Re: New patent application of Hiroyuki FUJITA et al.
for DISPLAY DEVICE



comprising transmittal letter, title, specification (pgs. 1-11), seven claims (pgs.10-11), abstract of the disclosure (pg.12), four sheets of formal drawings containing thereon Figs. 1A-1B, express mail certification and check in the amount \$690.00

Attorney's Docket No: S004-4040

EXPRESS MAIL CERTIFICATION UNDER 37 CFR §1.10

Express Mail Tracking Number: EI 994 316 023 US

Date of Deposit: JUNE 30, 2000

I hereby certify that this paper or fee is being deposited with the United States Postal Service "Express Mail Post Office to Addressee" service under 37 CFR §1.10 on the date indicated above and is addressed to Box PATENT APPLICATION, ASSISTANT COMMISSIONER OF PATENTS, Washington, DC 20231.


Donna Riccardulli

FIG. 1A

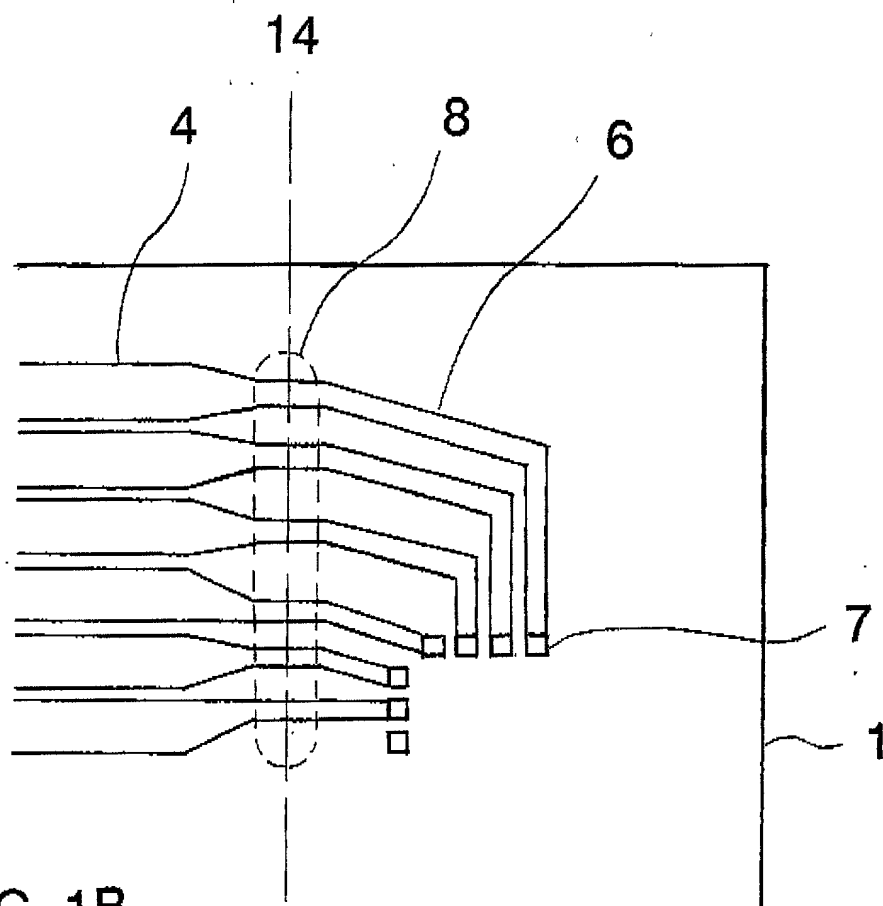


FIG. 1B

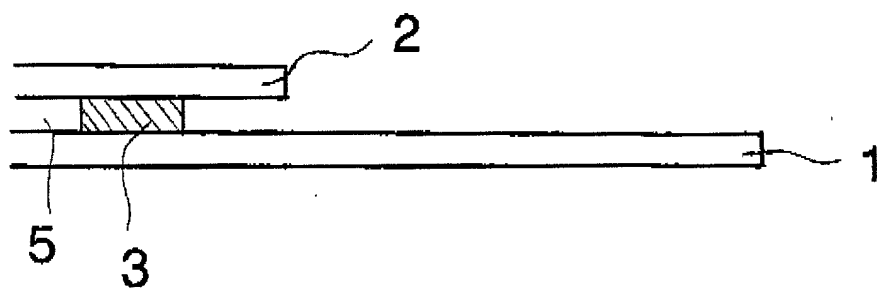


FIG. 2A

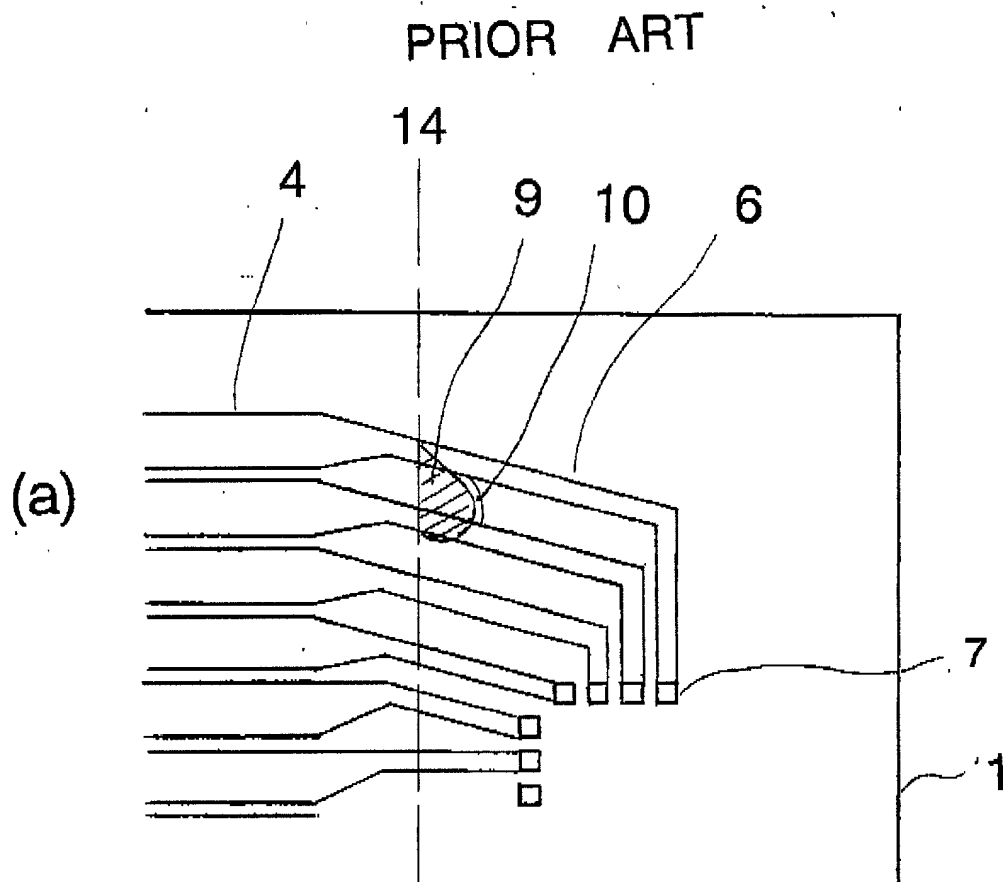
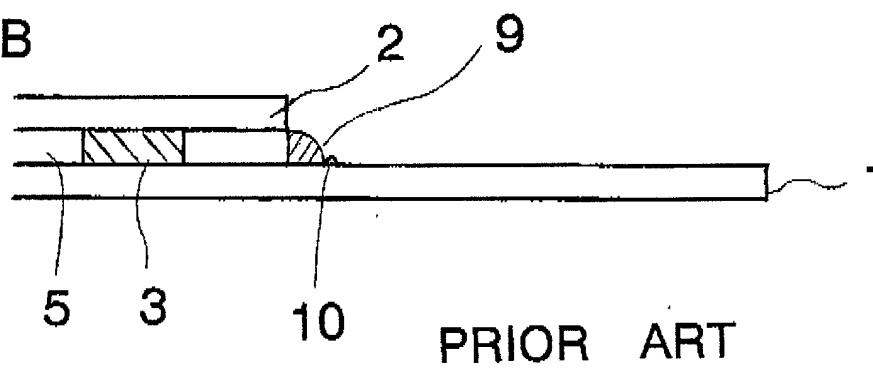


FIG. 2B



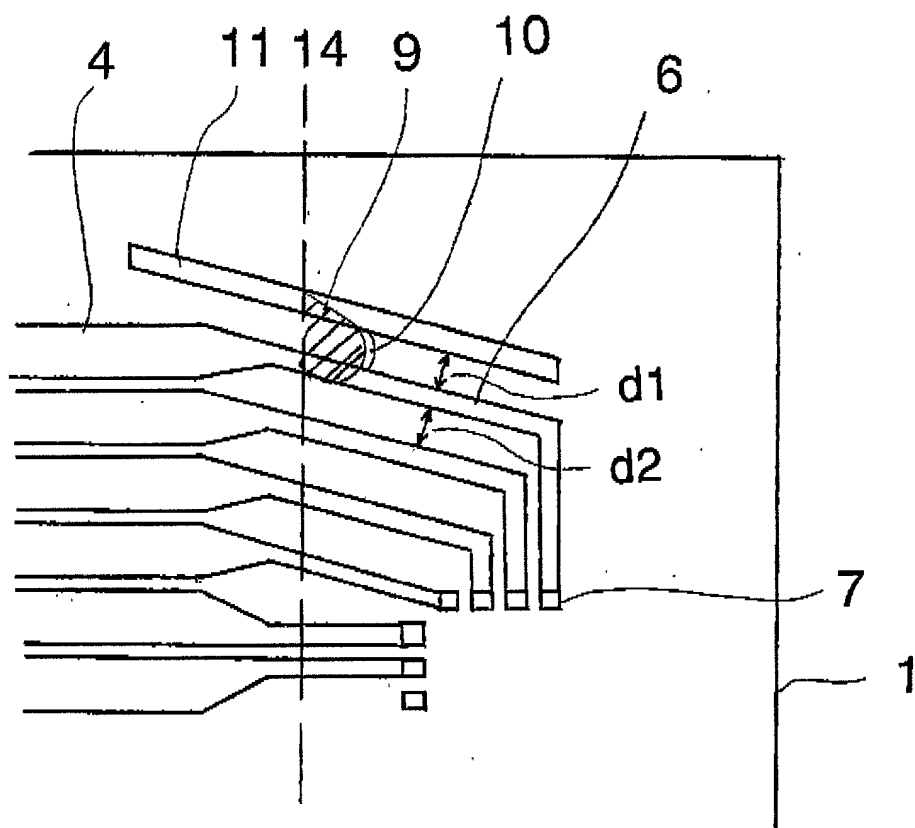
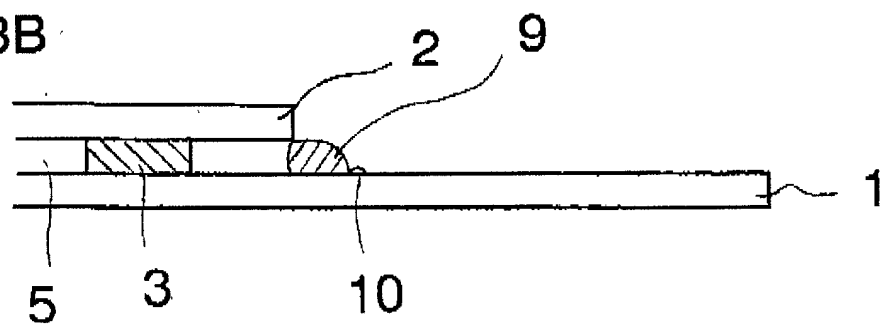
[illegible]

FIG. 3B



A diagram of a horizontal beam. A rectangular notch is cut into the top surface of the beam. A hatched rectangular area is located on the top surface of the beam, to the left of the notch. The beam is labeled with '1' at the right end, '2' at the notch, '3' at the hatched area, and '5' at the left end.

(発明の名称) Display Device

BACKGROUND OF THE INVENTION

本発明は、透明電極の配線部がメタライズされた表示装置、及び、COG方式により半導体チップが搭載された表示装置及びそれに用いられる表示パネルの検査方法に関する。

表示素子の端子電極上にメッキでメタライズを行い、その上に半導体チップを搭載する、いわゆるCOG方式の表示装置の製造方法が考案されている。この方法によれば、簡単な方法で端子電極の抵抗値低減を図れるため、微細な端子パターン採用による狭額縁化、接続信頼性の向上を低コストで実現できる。

従来のCOG方式の表示装置を図2に模式的に示す。図2Aは表示装置を構成するガラス基板の上面図、図2Bは表示装置の断面図である。

ガラス基板1上にITO膜からなる透明電極が形成されており、この透明電極は表示する内容に応じて所定の形状にパターンニングされている。ここで、透明電極は、その機能によって表示電極部4と配線電極部6とに分類できる。このガラス基板1とこれに対向する対向基板2とを5 μ m乃至7 μ mの間隔でシール剤3により貼り合わせ、この間隙に液晶5を注入、封止して液晶パネルを作成する。

また、半導体チップの出入力端子電極に対応するように、配線電極部6の終端にはパッド7が形成されている。そして、配線電極6は、互いにピッチが異なる表示電極部4とパッド7を結ぶために、表示パネルの外形線に対して斜めに引かれることとなる。つまり、対向基板2の端面と交差する部分では該端面に対して斜めとなるようにガラス基板1上の配線電極6が設けられている。同様に、対向基板2上の配線電極もガラス基板1の端面と交差する部分でも該端面に対して斜めとなるように対向基板2上の配線電極が設けられている(図は省略)。また、配線電極6は、電極引き回しのアートワークによって、いくつかの電極群が形成されることもある。このように、ガラス基板1上で対向基板2の端面が交差している対向基板外形線14上には、配線電極6のある部分と配線電極の無いガラスの部分とが存在する。

上述のように形成された配線電極に選択的に無電解ニッケルメッキを行う。す

なわち、液晶パネルの外部に露出した（対向基板外形線14上より外側のガラス基板1上の）配線電極に、選択的に無電解ニッケルメッキを行う。

前述したように、ガラス基板1上の配線電極6が対向基板1の端面と交差する部分では対向基板外形に対して配線電極6が斜めになっている。ここで、ITO表面とガラス基板表面ではメッキ液の接触角が異なる。すなわち、ITO表面ではメッキ液の接触角が小さく、ぬれ易い。これに対して、ガラス表面ではITO表面に比べてメッキ液の接触角が大きく、ITO表面に比べてメッキ液をはじき易い。そのため、ガラス基板1と対向基板2の段差部（対向基板2の端面のすぐ外側のガラス基板上）で配線電極とこれと隣接する配線電極の間で配線電極の無いガラスの部分を超えてメッキ液が残留しやすい。特に、図2に示すように、配線電極群中の最も外側の配線電極とこの配線電極の隣の配線電極間にまたがってメッキ液9が残留しやすい。そのため、この残留したメッキ液9の縁に沿って、配線電極間にニッケル薄膜のブリッジ10が発生してしまう。

したがって、メッキ後、プローブによるショート検査もしくは画像認識等によりブリッジの有無とブリッジ発生箇所を検査し、ブリッジ10が発生した液晶表示素子では、レーザ等を用いてブリッジ箇所を修正することが必要となる。

このように、従来の構成では、表示パネル組み立て後にメッキ処理する際に、配線電極部でショートが発生しやすかった。そのため、ショートの有無を検査する必要があったが配線電極部やパッド部のピッチが小さいために、高価な検査用プローブを用いなければならなかった。

SUMMARY OF THE INVENTION

本願発明は上記問題を解決するためのものであり、本発明の表示素子では、特にブリッジショートが発生しやすい部位である、絶縁基板上の配線電極が対向基板の端面と交差するところでは、配線電極はその電極パターンが基板端面に対して垂直になるように設けられる。

また、他の構成としてブリッジショートが最も発生しやすい配線電極の外側にダミーパターンを付け加えた。

さらに、液晶表示素子のショート検査用プローブの構造を単純で安価にするように、ショート検査用のプローブの当たるパッドを直線状に配列するようにプローブパッドを形成した。

BRIEF DESCRIPTION OF THE DRAWINGS

図1A；本発明による液晶表示素子を構成するガラス基板1を上面からみた模式図、

図1B；本発明による液晶表示素子の断面を示す模式図、

図2A；従来の液晶表示素子を構成するガラス基板1を上面からみた模式図、

図2B；従来の液晶表示素子の断面を示す模式図、

図3A；本発明の第二実施例による液晶表示素子を構成するガラス基板を上面からみた模式図、

図3B；本発明の第二実施例による液晶表示素子の断面を示す模式図、

図4A；本発明の第二実施例による液晶表示素子を構成するガラス基板を上面からみた模式図、

図4B；本発明の第二実施例による液晶表示素子の断面を示す模式図である。

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENT

本発明による表示装置の構成を以下に説明する。本発明の表示装置は、表示電極と配線電極が形成された絶縁基板と、対向基板と、これらの間隙に封入された表示材料を備えており、配線電極が対向基板の外形と交差する部分で配線電極は対向基板の外形線に対して垂直に配線されている。

このような構成により、配線電極をメッキ処理によりメタライズしても、対向基板の端面と交差する部分でメッキ液残りに起因する配線電極のショートが発生し難くなる。

また、本発明による他の実施形態による表示装置は、表示電極部と複数の配線電極が形成された絶縁基板と、対向基板と、絶縁基板と対向基板との間隙に封入された表示材料を備え、複数の配線電極のうち最も外端の配線電極の外側にダミー電極が設けられている。

このような構成により、配線電極にメッキ処理によるメタライズを行って配線電極の外端部でショートが発生しても、配線電極群の最も外側にダミー電極が形成されているため、電氣的な短絡は起こらず、機能上問題はない。

さらに、ダミー電極と外端の配線電極との間隔が、外端の配線電極とこれと隣接する配線電極との間隔と等しいか、あるいは、それより小さいこととした。

このような構成により、ショートが発生するとしてもダミー電極と隣接する配線電極との間のみとなり、さらに内側の配線電極部でショートが発生することを防止できる。

また、本発明の他の実施形態による表示装置は、表示電極部が形成された絶縁基板と、対向基板と、絶縁基板と対向基板との間隙に封入された表示材料と、表示電極部に信号を供給する半導体チップと、半導体チップの接続端子に対応するように絶縁基板に配列されたパッド群と、を備え、検査用パッド群が直線状に配列する構成とした。

このような構成により、直線状のプロープで検査が可能になり、プロープ本体が安価に作製できる。また、標準的なプロープでさまざまな表示装置の検査が可能になる。

また、パッド群の一部が検査用パッド群の一部を構成することとした。このような構成により、直線状のプロープで検査が可能になるとともに、半導体チップの実装位置を段差部（対向基板の端面と絶縁基板が交差する部分の近傍）の内側に設けられるので、絶縁基板の大きさを小さくできる。

(EMBODIMENTS)

以下、本発明の実施例を図に基づいて具体的に説明する。

(実施例 1)

本発明の液晶表示素子の一例の模式図を図 1 に示す。ここでは、絶縁基板としてガラス基板を用い、ガラス基板の表面には ITO 膜からなる透明電極が形成されている。液晶表示素子を構成するガラス基板 1 の上面図を図 1 A に、液晶表示素子の断面図を図 1 B に示す。透明電極は表示する内容に合わせて、所定の形状にパターンニングされている。また、透明電極は、その機能によって表示電極部 4 と配線電極部 6 とに分類できる。

白黒フルドットマトリクス液晶表示装置の場合、通常、表示電極部4の電極ピッチは0.3mm乃至0.4mm程度である。また、COG実装する半導体チップの入出力端子の電極ピッチは、0.05mm乃至0.10mm程度である。従って、半導体チップの端子電極に対応するパッド7と表示電極部4とを結ぶ配線電極6にはこれらのピッチの差を埋める必要がある。本実施例では、配線電極群6は、対向基板2の端面と交差する部分8では該端面に対して垂直となるようにガラス基板1上に形成される。図示していないが、対向基板2上にも半導体チップを実装する場合には、対向基板上の配線電極についても、ガラス基板1の端面と交差する部分では該端面に対して垂直となるように対向基板2上の配線電極がバターニングされている。

このように、ガラス基板1上の配線電極6が対向基板2の端面（対向基板の外形線）と交差する部分8では、全ての配線電極6が対向基板2の端面（対向基板の外形線）に対して垂直になるようにパターン形成されているので、ガラス基板1上の対向基板2の端面と交差する部分8にメッキ液が残留せず、配線電極6間にニッケル薄膜のブリッジが発生しない。

以下に、上記のような構成の表示装置の製造方法を説明する。表示電極部や配線電極部がパターン形成された2枚の絶縁基板を5 μ m～7 μ mの間隔で互に対向するようにシール剤3で貼り合わせ、この間隙に液晶5を注入し封止する。絶縁基板に複数の表示素子がレイアウトされている時には、液晶を注入する前に液晶パネルの外形に沿って、超硬ロール、ダイヤモンドカッター等を用いてスクライブ線をいれ、分離することもある。ここで、前述したように、配線電極6が対向基板2の端面と交差する部分8では、全ての配線電極6は該端面に対して垂直となるようにガラス基板1上に形成されている。

次に、液晶パネルの外部に露出したガラス基板1上の配線電極部に、選択的に無電解ニッケルメッキを行う。具体的には該液晶パネルを水洗し、脱脂のために水酸化ナトリウム溶液等のアルカリ溶液に浸漬する。常法に従って、配線電極上にパラジウム等の貴金属系触媒を付着し、還元剤にリン酸を用いた無電解ニッケル液に浸漬して、配線電極上にニッケル-りん皮膜（以下ニッケル皮膜、ニッケ

ル膜と称する)を析出する。この際、ガラス基板1上の配線電極6が対向基板2の端面と交差する部分では対向基板2の端面に対して配線電極6が垂直になっているので、絶縁基板の段差部にメッキ液が残留せず、接続電極6間にニッケル薄膜のブリッジが発生しない。対向基板2上の接続電極についても、同様である。

次に、ニッケル皮膜の表面に金皮膜を析出する。具体的には、ニッケルメッキ後の水洗後に、置換型無電解金メッキ液に浸漬し、ニッケル皮膜の表面を金属金で置換して、金皮膜を形成する。水洗後、120℃で1時間アニールする。アニールすることで、メッキ膜の硬度と密着性は向上する。

このように表示素子の端子電極上にメッキによってメタライズを行った液晶パネルに、常法にしたがってACF等の接続剤を介して表示電極に駆動電圧を供給する半導体チップをガラス基板上のパッド7に実装する。必要に応じて、実装前に絶縁基板の電極パターンが形成された表示領域上に偏光板を貼る。これで、COG方式により半導体チップがガラス基板上に搭載された表示装置が得られる。

上述したように透明電極上にメタライズを行う場合、透明電極には表面が粗いEB方式のITO膜を用いることが好ましい。なぜなら、表面が粗いと金属形触媒がITO膜表面に付着し易くなるため、表面が滑らかなスパッタ方式で形成されたITO膜よりもメタライズが十分に為されることとなる。すなわち、透明電極としては、スパッタ方式で形成されたITO膜より表面の粗いEB方式のITO膜の方が好ましいといえる。

(実施例2)

本発明の実施例2による液晶表示素子の模式図を図3に示す。ガラス基板1の上面図を図3Aに、液晶表示素子の断面図を図3Bに示す。

ここで、絶縁基板として設けられたガラス基板1には、表面にITO膜からなる透明電極4が形成されている。透明電極4は所定の形状にパターニングされており、その機能によって表示電極部4、配線電極部6とパッド7に分類できる。

半導体チップの端子電極に対応するパッド7と表示電極部4とは配列されるピッチが異なるため、これらを結ぶ配線電極部分は斜めにパターニングされる。つまり、対向基板2の端面と交差する部分のガラス基板1上では、該端面に対し

00-444

て斜めに配線電極6が引かれている。図示していないが、同様に、対向基板2上の配線電極も、ガラス基板1の端面と交差する部分では該端面に対して斜めとなるようにパターンニングされている。そして、配線電極6の外側にダミー電極11が形成されている。

前述したように、通常、対向基板の端面部近傍のガラス基板上で、電極群中最も外側の接続電極とその隣の接続電極との間にまたがってメッキ液9が残留しやすく、この残留したメッキ液の縁に沿ってニッケル薄膜のブリッジ10が発生しやすい。本実施例の構成によれば、電極群外側のダミー電極11と隣の接続電極6との間にニッケル薄膜のブリッジ10が発生することとなるが、一方がダミー電極であるため、電氣的な短絡は起こらず、機能上問題はない。

また、配線電極6は、電極引き回しのアートワークによって、いくつかの電極群として形成されることがある。例えば、複数の半導体チップがガラス基板上に実装される場合には配線電極もこれに応じた複数の電極群としてパターンニングされることとなる。この場合には、それぞれの電極群の両端の電極の外側にダミー電極を形成すればよい。

ここで、ダミー電極とダミー電極と隣接する配線電極との間隔d1は、最外側の配線電極（ダミー電極と隣接する配線電極）と1本内側の配線電極との間隔d2と同等か、あるいは、小さい方がより効果がある。

また、ダミー電極11はこの外側の配線電極と平行に設けるとよい。少なくとも、配線電極とダミー電極が隣接する側のそれぞれのパターン外形線が、互いに平行になるよう設けるとよい。

ダミー電極の幅は、配線電極と同等でも、広くてもよい。複数のダミー電極を設けてもよい。複数のダミー電極を設けることにより、最外側のダミー電極と配線電極部と距離が離れるため、配線電極間でショートが発生する可能性が減少する。

また、ダミー電極の幅を広くしたり、複数のダミー電極を設けることにより、最外端の配線電極の外側で、ガラス表面の領域を減少させ、透明電極の占める領域を増加させるとよい。また、ダミー電極の長さが、ガラス基板上の対向基板の端面部分の近傍までしか設けられていない場合は効果が少ないため、図3Aで示

00-444

すように、ダミー電極 11 は対向基板 2 の端面より外側（ガラス基板の外形方向）まで十分に長くする必要がある。

（実施例 3）

本発明による実施例 3 の液晶表示素子の模式図を図 4 に示す。液晶表示素子を構成しているガラス基板 1 の上面図を図 4 A に、液晶表示素子の断面図を図 4 B に示す。ここで、絶縁基板として用いられているガラス基板 1 には、所定の形状にパターニングされた透明電極が表面に形成されている。透明電極はその機能によって、表示電極部 4、配線電極部 6、及び、半導体チップの端子電極に対応するように形成されたパッド群 12、に分類できる。一般的に、半導体チップの端子電極は四辺形状に配置されている。この場合には、図示するようにパッド群 12 も四辺形状に配置されることとなる。また、半導体チップの端子電極には、半導体チップの内部回路に信号を入力するための入力端子と、表示電極に駆動信号を出力するための出力端子がある。したがって、ガラス基板 1 上に形成されたパッド群 12 は、半導体チップの出力端子に対応するように設けられたパッド 7 と、半導体チップの入力端子に対応するように形成された入力パッド 15 を含んでいる。そして、パッド 7 と表示電極部 4 を電氣的に接続するように、配線電極 6 がパターニングされている。また、入力パッド 12 と外部のコントローラに接続するための外部接続端子 16 を電氣的に接続するように、入力配線電極 17 がパターニングされている。

本実施例では、表示電極部 4 とパッド 7 との間に検査用パッド 18 を設けている。表示電極部 4 と検査用パッド 18 の間、及び、検査用パッド 18 とパッド 7 の間を配線電極で電氣的に接続する。そして、検査用パッド 18 を直線状に配置して検査用パッド群 13 を形成し、この検査用パッド群 13 の各検査用パッドにショート検査用プローブを接触させて電極間ショート検査を行う。すなわち、検査用パッド群 13 が直線状に形成されているので検査用プローブも直線状に形成すれば良く、プローブ本体が安価に作成できる。また、検査用パッド 18 と検査用プローブのアライメントも左右方向のみの位置合わせ（平行度出し）で良いので、前後左右で平行度出しが必要な四辺形状のプローブに比べて容易にアライメ

ントできる。この際に、ガラス基板1上の表示電極4と対向基板2上の表示電極との間に、プローブを通して液晶駆動電圧を印加することにより、外観等の表示検査を行うこともできる。

さらに、検査用パッドのピッチや配列数を標準化し、標準用のプローブを作製しておき、この標準に基づいてガラス基板1上に検査用パッド群13を設けるようにすれば、機種変更等で半導体チップの端子電極の配置が変わっても、検査用プローブを変更することなく、標準用のプローブで電極間ショート検査が可能になる。

図4Aには、パッド群12の内の一部のパッドと直線状に検査用パッド23を設けて検査用パッド群13が形成された構成を示している。このように、パッド7の一部を検査用パッドとして兼用する場合には、プローブの標準化というメリットは出せないこともあるが、ガラス基板1の大きさを少しでも小さくしたいという要求を満たすには効果がある。すなわち、検査用パッドにプローブを接触させるために、検査用パッド群13は対向基板2の端面から所定距離だけ離して形成する必要がある。したがって、パッド7を検査用パッドとして用いない場合にはパッド7より内側に検査用パッド群13を設けることになる。そのため、その分だけ半導体チップを実装する位置(すなわち、パッド群12の位置)をガラス基板1の外側に設けることになり、その分だけガラス基板1が大きくなってしまいうからである。

上述したような形状に透明電極がパターンニングされたガラス基板を用いて表示装置を作製する方法に関しては、前述の実施例と同様であるので省略する。

また、本実施例で、半導体チップの出力端子に対応するように設けられたパッド7と、半導体チップの入力端子に対応するように形成された入力パッド15を含んだパッド群12に関して説明したが、前述の実施例1、2においても、ガラス基板上に半導体チップを実装する場合には、本実施例と同様にパターンが形成される。そして、入力パッド15のうち、電源系のパッドとその配線部が最もメタライズ処理を要するパターンである。

以上、実施例1～3では、STN型液晶パネルの例を説明したが、液晶として

00-444

は、TN型、高分子分散型等の他の方式でもよい。また、実施例1の構成に、実施例2で説明したダミーパターンを組み合わせたパターン形状にすれば、さらにメタライズによるショートが発生を防ぐことができる。また、実施例1または実施例2の構成に、実施例3で示した検査用パッド群を設けることにより、ショート発生のないメタライズ処理が可能になるとともに検査が容易に行える表示装置が実現できる。

また、対向基板の接続電極が液晶パネルの内部でコモン材を用いてもう一方の絶縁基板に接続されていて、半導体チップが一方の絶縁基板にのみ実装してあるCOG表示装置でも、本実施例で説明した両方の絶縁基板に半導体チップが実装されているCOG装置でもどちらでもよい。

本発明の表示装置によれば、機能不良をもたらす接続電極間のブリッジショートを減らすことができる。また、ダミー電極を設けることでブリッジショートが発生しても機能不良を起こさないようにできる。また、直線状の検査パッドが設けられているので、検査用プローブは直線状でよく、プローブ本体が安価に作れる。また、検査時においても、検査用パッドと検査用プローブのアライメントが左右方向のみの平行度出しでよいので、前後左右の平行度出しが必要な四辺形状プローブに比べて容易にアライメントできる。検査作業中の精度保持及びツーリング変更も容易に行うことができる。

What is claimed is:

1. 表示電極と配線電極が形成された絶縁基板と、前記絶縁基板に対向して配置された対向基板と、前記絶縁基板と前記対向基板との間隙に封入された表示材料と、を備える表示装置であって、

前記配線電極はメッキ処理によりメタライズされるとともに、前記対向基板の外形と前記配線電極が交差する部分の配線電極の全てが前記対向基板の外形線に対して垂直に配線されていることを特徴とする表示装置。

2. 表示電極部と配線電極部が形成された絶縁基板と、前記絶縁基板に対向して配置された対向基板と、前記絶縁基板と前記対向基板との間隙に封入された表示材料と、を備える表示装置であって、

前記配線電極はメッキ処理によりメタライズされるとともに、前記配線電極は複数の電極を有し、最も外端の配線電極の外側にダミー電極が設けられたことを特徴とする表示装置。

3. 前記ダミー電極と前記外端の配線電極との間隔が、前記外端の配線電極とそれより1本内側の配線電極との間隔以下であることを特徴とする請求項2に記載の表示装置。

4. 前記配線電極は、複数の電極で構成される電極群を複数個有し、各電極群の両端の配線電極の外側にダミー電極が設けられたことを特徴とする請求項2に記載の表示装置。

5. 前記ダミー電極は前記複数の電極のうち最も外端の接続電極と平行に形成されたことを特徴とする請求項2に記載の表示装置。

6. 表示電極部が形成された絶縁基板と、前記絶縁基板に対向して配置された対向基板と、前記絶縁基板と前記対向基板との間隙に封入された表示材料と、前記表示電極部に信号を供給する半導体チップと、を備える表示装置であって、

前記半導体チップの接続端子に対応するように前記絶縁基板に配列されたパッド群と、前記表示電極部と前記パッド群との間に設けられた検査用パッド群と、前記表示電極部と前記検査用パッド群、及び、前記検査用パッド群と前記パッド群とをそれぞれ電氣的に接続する配線電極と、を備えるとともに、前記検査用パッド群が直線状に配列することを特徴とする表示装置。

7. 前記パッド群の一部が前記検査用パッド群の一部を構成することを特徴とする請求項6に記載の表示装置。

00-444

ABSTRACT OF THE DISCLOSURE

表示電極部と配線電極部が透明電極で形成された絶縁基板と、これと対向する対向基板を持つ表示装置の構成に関するもので、絶縁基板上の配線電極パターンが対向基板の外形線と交差する部位で、配線電極パターンが対向基板の端面に対して垂直に設けられている。また、配線電極パターンのうち、両端の端子の外側にダミーパターンを設けた。このような構成により、表示素子の組み立て後に配線電極上にメッキ処理を行っても、配線電極パターンが対向基板の外形線と交差する部位で配線端子部にショートが発生することがなくなった。また、ショート検査用のプローブを当てるパッドを絶縁基板上に直線状に設ける構成とする。これにより、安価な直線状のプローブを用いてショート検査を行えるようになった。